

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-214898

(43)Date of publication of application : 29.08.1989

(51)Int.Cl.

G09G 3/36
G02F 1/133
H04N 5/66

(21)Application number : 63-039724

(71)Applicant : RICOH CO LTD

(22)Date of filing : 24.02.1988

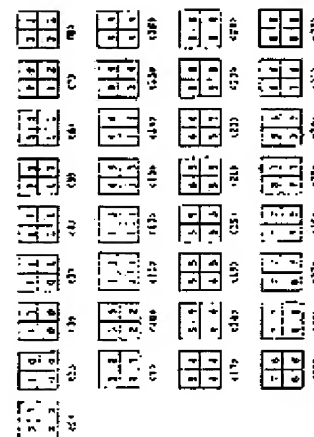
(72)Inventor : SUZUKI KOICHI
MURAYAMA NOBORU
ISHIKAWA YASUNORI
WATANABE SHIGERU

(54) MULTIGRADATION DISPLAY SYSTEM

(57)Abstract:

PURPOSE: To display gradations exceeding the gradation display capability of display elements by allowing a display block, where plural display elements of low gradation display capability are arranged, to correspond to one input picture element.

CONSTITUTION: When four display elements which can display nine gradations 0W8 are used to constitute a display block, its luminance patterns are as shown in the figure and 33 gradations 0W32 are displayed. The numerical value indicated on each display element is the luminance of display of the display element, and all display elements display gradation 0 or 1 in luminance patterns (0)W(4). All display elements display gradation 1 or 2 in luminance patterns (5)W(8). Similarly, all display elements in this display block display one or less gradation. Thus, a liquid crystal display device of low gradation display capability is used to obtain a high gradation display capability.



⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-214898

⑤ Int.Cl.⁴

G 09 G 3/36
G 02 F 1/133
H 04 N 5/66

識別記号

3 0 4
1 0 2

庁内整理番号

8621-5C
8106-2H
Z-7605-5C

④ 公開 平成1年(1989)8月29日

審査請求 未請求 請求項の数 6 (全12頁)

⑬ 発明の名称 多階調表示方式

⑰ 特 願 昭63-39724

⑱ 出 願 昭63(1988)2月24日

⑲ 発 明 者	鈴 木 宏 一	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑲ 発 明 者	村 山 登	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑲ 発 明 者	石 川 安 則	東京都大田区中馬込1丁目3番6号	株式会社リコー内
⑲ 発 明 者	渡 邊 滋	神奈川県横浜市旭区白根町1436-84	
⑲ 出 願 人	株 式 会 社 リ コ ー	東京都大田区中馬込1丁目3番6号	
⑲ 代 理 人	弁 理 士 滝 野 秀 雄	外 1 名	

明 細 書

1. 発明の名称

多階調表示方式

2. 特許請求の範囲範囲

- (1) 1つの入力画素について階調表示能力の低い表示素子を複数配置してなる表示ブロックを対応させ、上記入力画素の画素データに応じて選択された輝度パターンに従って上記表示ブロック内のそれぞれの表示素子に表示を行わせ、これによってそれぞれの表示素子が有する階調表示能力を超える階調の画像を再生するようにしたことを特徴とする多階調表示方式。
- (2) 上記表示ブロック内の表示素子による表示は、画素データに対応する母マトリックスパターンを分割して得られるサブマトリックスパターンに従って行われることを特徴とする特許請求の範囲第1項記載の多階調表示方式。
- (3) 1つの表示ブロック内の表示素子が高低2階調の内のいずれかの階調での表示を行うことを

特徴とする特許請求の範囲第1項ないし第2項記載の多階調表示方式。

- (4) 画素データが、輝度パターンを示すビットと輝度レベルを示すビットとから構成されていることを特徴とする特許請求の範囲第1項ないし第3項記載の多階調表示方式。
- (5) 画素データは色データを含んでおり、この色データを除く輝度に関するデータについてのみ該当する処理を行うようにしたことを特徴とする特許請求の範囲第1項ないし第4項記載の多階調表示方式。
- (6) 色データについては、表示ブロック内のすべての表示素子について同一の色データを用いるようにしたことを特徴とする特許請求の範囲第5項記載の多階調表示方式。

3. 発明の詳細な説明

〔技術分野〕

液晶表示装置などの階調表現能力の低い表示装置によって多階調の画像を表示するための多階調

表示方式に関し、特にテレビ受像機、コンピュータ用ディスプレイなどに用いられている液晶表示装置によって高品質な白黒あるいはカラー画像を表示するのに適した多階調表示方式に関するものである。

〔従来技術〕

テレビ受像機あるいはコンピュータ用ディスプレイなどの表示装置として最近では小型、軽量で安価な液晶表示装置が広く用いられるようになったが、この液晶表示装置は階調の表現能力が劣るために、高品質の画像が要求される上記のような表示装置に使用した場合には満足な階調画像を得ることができなかった。

そのため、テレビ受像機、コンピュータ用ディスプレイの表示装置としては階調表示能力に優れた陰極線管表示装置が一般に使用されており、装置が大型になるばかりでなく、重量、消費電力などの点からも好ましいものではなかった。

第11図は、前記のような階調表示能力の低い

さとなることは明らかであろう。

しかしながら、このような点および減の2値による階調表示では、テレビジョン画像あるいはコンピュータのディスプレイとして高度なグラフィックスを表示する場合には表示し得る階調が不充分であった。

〔目的〕

本発明は、液晶表示装置などの階調の表現能力の低い表示装置を用いて、これら表示装置自身が有する階調表示能力を超える多階調の画像を再生し得るようにすることを目的とする。

〔構成〕

本発明は、上記の目的を達成するために、1つの入力画素について階調表示能力の低い表示素子を複数配置してなる表示ブロックを対応させ、上記入力画素の画素データに応じて選択された輝度パターンに従って上記表示ブロック内のそれぞれの表示素子に表示を行わせることによって、それ

表示装置によってこの表示能力を超える階調を表示するための従来技術を説明するもので、高低2階調の表示能力、例えば○で示した点および×で示した減の表示のみが可能な発光ダイオードのごとき表示素子を $2 \times 2 = 4$ 個用いた表示ブロックにおいて<0>~<4>の5つの輝度パターンによって5階調の輝度表示を行う場合を示している。

なお、この表示ブロック内の各表示素子の平均輝度がこの表示ブロックの範囲の輝度として認識されることが望ましいことから、表示素子の画像上での大きさは個々の表示素子が観察者に識別し得ない程度の大きさであることが好ましい。

この第11図の<0>の輝度パターンにおいては4つの表示素子がすべて減状態にあってこの表示ブロックは最も暗い状態を表示しており、<1>~<4>の輝度パターンにおいてはそれぞれ1つずつの表示素子が順次点灯状態となってゆくために順次明るい状態を示すようになり、この最後の<4>の輝度パターンにおいてはすべての表示素子が点灯し、この表示ブロックが表示し得る最大の明る

ぞれの表示素子が有する階調表示能力を超える階調の画像を再生するようにしたものである。

第1図はそれぞれHで示した高い輝度としで示した低い輝度とで表示が可能な 2×2 の4つの表示素子を用いて、これら表示素子自体が有する階調表示能力を超える階調を表示ブロックによって表示し得るようにした本発明の実施例を示すものである。

4つの表示素子が“0”~“8”の9つの階調を表示し得るものとしたとき、Lを“4”に、Hを“8”に固定した場合であっても第1図の<0>~<4>の5つの輝度パターンによって5つの階調を表示し得ることは先に第11図について説明したところから明らかであろう。

本発明の実施例では、この<0>~<4>のパターンをそれぞれ1つの輝度パターンとし、高い輝度Hと低い輝度Lとを表示素子自体が有する表示輝度中から選択することによって多くの階調を表示し得るようにする。

なお、本明細書においては、階調を示す数字が

大きい方が明るい（輝度が高い）ものとして説明するが、この階調を承す数字が小さい方が明るい（輝度が高い）ようにしてもよいことは明らかであろう。

第2図は“0”～“8”の9つの階調を表示し得る表示素子を 2×2 の4個使用して表示ブロックを構成した本発明の実施例の輝度パターンを示すもので、第1図における1つの表示ブロック内の表示素子における低い輝度Lと高い輝度Hとの表示輝度の差を表示素子自体の表示輝度の1階調として<0>～<32>の33の階調を表示するようにしたものである。

すなわち、4つの表示素子がすべて減状態にある<0>の輝度パターンから第1図の<1>パターン→<4>パターンに示すような順番で高い輝度で表示する表示素子を増加させてゆき、すべての表示素子が高い輝度を表示したときには再び第1図の<1>パターン→<4>パターンに示すような順番でより高い輝度で表示する表示素子を増加させて第2図の<5>～<8>のパターンを得るようにし、こ

れを繰返すことによって<0>～<32>の33の階調を表示する。

結局、第2図の表示ブロックの<0>～<32>の33種類の輝度パターンにおける各表示素子に示した数値は当該表示素子が表示する輝度を示すものであり、<0>～<4>の輝度パターンにおいてはすべての表示素子は“0”および“1”の階調のいずれかを表示しており、<5>～<8>の輝度パターンにおいてはすべての表示素子は“1”および“2”の階調のいずれかを表示しており、以下同様にこの表示ブロック内のすべての表示素子は1階調以内の範囲で表示を行っている。

上記のような、第1図の<0>～<4>のパターンによる輝度の増加は、予め設定した輝度パターンを用いなくとも、入力した画素データyから次の第1表に示すような演算を各表示素子について行い、得られた整数値によって表示素子の輝度を定めるようにすることができ、その結果は第2図と同様になる。

第1表

$(y+3)/4$	$(y+2)/4$
$y/4$	$(y+1)/4$

ここで、yは入力した画素データであり、 $(y+1)/4$ 、 $(y+2)/4$ 、 $(y+3)/4$ の演算結果は小数点以下を切り捨てた値を表示輝度とするものである。

また、上記第1表に代えてブロック内の各表示素子の表示輝度を次の第2表のように配分することもできる。

第2表

$(y+3)/4$	$(y+1)/4$
$y/4$	$(y+2)/4$

このような、輝度パターンを使用すれば表示素子間の明るさの差異が少ないために、得られた画

像の明暗変化は円滑なものとなる。

第3図は低い輝度Lを表示素子の減状態に維持し、高い方の輝度Hを表示する表示素子は入力された画素データによって定まる表示の明るさに応じた階調“1”～“8”で順次第1図に示した<1>パターン→<4>パターンで表示を行うように駆動することによって<0>～<32>の33の階調を表示するようにしたもので、低い階調Lを表示する表示素子は常に減状態にあるので制御が容易になるという利点がある。

得られる明暗の階調をさらに多くするためには1つの入力画素に対応する表示素子の数を多くすればよく、例えば1つの画素データに 4×4 の16個の表示素子に対応させれば、これらの表示素子が点あるいは減の2つの状態しかとれない場合であっても、全部の表示素子が減状態にある最も暗い表示状態から順次1つずつの表示素子が点灯してゆく16の状態と併せて17の階調を表示することができることから明らかであろう。

第4図は、第1図に示した表示方式を 4×4 の

16個の表示素子に拡張・適用したもので、それぞれHで示した高い輝度とLで示した低い輝度とで表示が可能な 4×4 の16個の表示素子からなる輝度ブロックを1つの画素データに対応させ、これら表示素子自体が有する階調表示能力を超えて<0>から<64>の65階調を表示ブロックによって表示し得るようにしたものである。

すべての表示素子が減状態にある<0>の輝度パターンから順次1つの表示素子が1段上の表示輝度に移行し、すべての表示素子が同一の表示輝度になると再び順次1つの表示素子が1段上の表示輝度に移行することによって表示ブロックの明るさが逐次上昇し、これによって<0>～<64>の65階調の表示輝度が得られるものであるが、第1図の場合に比して輝度を上昇させる表示素子の位置を選択する自由度が大きくなる。

このような輝度パターンを選択する1つの方法として、輝度データの最上位ビットを含む複数ビットによって輝度パターンを選択するとともに最下位ビットを含む複数ビットによって輝度レベル

を選択することができる。逆に、輝度データの最上位ビットを含む複数ビットによって輝度レベルを選択するとともに最下位ビットを含む複数ビットによって輝度パターンを選択するようにすることもできる。

例えば、輝度データが6ビットであれば、4ビットで16種類、2ビットで4種類の選択を行うことが可能であるから、第4図の<1>～<16>の16種類の輝度パターンをこの4ビットで指定し、残りの2ビットで“0”～“3”の4段階の輝度レベルを指定することができる。具体的には、最上位ビットを含む2ビットで輝度レベルを、また最下位ビットを含む4ビットで輝度パターンをそれぞれ選択するようにすることができ、逆に上位桁側の4ビットを輝度パターンの選択、下位桁側の2ビットを輝度レベルの選択にそれぞれ用いることができる。

上記の第4図に示した輝度パターンは表示ブロックの中央部から逐次高い輝度の部分が広がってゆくように構成されており、網点写真を反転した

ようなパターンとして表示される。

第5図に示した輝度パターンは次の第3表のとおり演算によって得られたもので、 y は入力した画素データ、 $(y+1)/16 \sim (y+15)/16$ の演算結果は小数点以下を切り捨てた値を表示輝度とすることは、先の第1表におけると同様である。

第3表

$(y+3)/16$	$(y+11)/16$	$(y+7)/16$	$(y+2)/16$
$(y+4)/16$	$(y+15)/16$	$(y+14)/16$	$(y+10)/16$
$(y+8)/16$	$(y+12)/16$	$(y+13)/16$	$(y+6)/16$
$y/16$	$(y+5)/16$	$(y+9)/16$	$(y+1)/16$

第5図に示した輝度パターンは、入力画素データによってブロックの明るさが上昇するとブロックの中心部から明るさが上昇するので網点写真のような画像が得られ、また次の第5表に示すよう

にして求められた輝度パターンによれば分散した点から明るさが上昇するという特徴があり、下記の第4表で示す輝度パターンはこれらの中間の特性を示すものであり、再生すべき画像に応じて適宜設定することができる。

第4表

$(y+10)/16$	$(y+7)/16$	$(y+3)/16$	$(y+8)/16$
$(y+4)/16$	$(y+15)/16$	$(y+13)/16$	$(y+1)/16$
$(y+2)/16$	$(y+9)/16$	$(y+11)/16$	$(y+6)/16$
$(y+12)/16$	$y/16$	$(y+5)/16$	$(y+14)/16$

第5表

$(y+10)/16$	$(y+2)/16$	$(y+8)/16$	$y/16$
$(y+5)/16$	$(y+15)/16$	$(y+7)/16$	$(y+13)/16$
$(y+9)/16$	$(y+1)/16$	$(y+11)/16$	$(y+3)/16$
$(y+6)/16$	$(y+12)/16$	$(y+4)/16$	$(y+14)/16$

この第5図に示した輝度パターンあるいは第4表、第5表に基づいて得られた輝度パターンを演算によらないで予め設定しておいて前記の6ビットデータによって選択する場合には、4ビットで第4図の<1>～<16>のパターンを選択し、残る2ビットの輝度レベル情報から得られる輝度値をIとしたときに、低い輝度値Lの値をIに、高い輝度値Hを(I+1)にすることができる。なお、この場合には<0>の輝度パターンを選択することができないので少なくとも1つの表示素子が発光す

る選択、下位桁側の2ビットを輝度レベルの選択にそれぞれ用いることができる。なお、この場合にも<0>の輝度パターンを選択することができないので少なくとも1つの表示素子が発光することになるが、6ビットがすべて“0”の場合には<0>の輝度パターンを選択するようにしておけばよいことは上述のとおりである。

以上述べた表示方式においては、1つの入力画素データを上記のように1つの表示ブロックとして表示するものであり、その実施に際しては入力画素データを上記のごとき輝度パターンに変換した後、フレームメモリ上に展開し、このフレームメモリから走査によって各表示素子についての階調データを読出して、それぞれの表示素子に供給すればよいことは明らかであろう。

第7図は本発明の他の実施例を説明するための図であって、入力画素データ“1”～“4”とこれら画素データから得られる母マトリックスとこの母マトリックスから切り出したサブマトリックスによってフレームメモリF上に生成される輝度

ることになるが、6ビットがすべて“0”の場合には<0>の輝度パターンを選択するようにしておけばこの欠点を避けることができる。

第6図は、第3図の表示素子を $4 \times 4 = 16$ 個に拡張したものに相当するもので、低い方の階調を表示する表示素子は例えば駆動されない状態“0”にされており、高い方の階調を表示する表示素子は入力された画素データによって定まる表示の明るさに応じた階調“1”～“4”の表示を行うように駆動されるものである。

このような輝度パターンを使用すると、低い階調を表示する表示素子の制御は容易になるが、隣接する表示素子間の明るさの差が大きくなることから再生された画像が粗くなることもあるという問題があることは、第1図の場合と同様である。

前述したように、6ビットの輝度データを用いる場合、例えば最上位ビットを含む2ビットで輝度レベルを、また最下位ビットを含む4ビットで輝度パターンをそれぞれ選択するようにすることができ、逆に上位桁側の4ビットを輝度パターン

との関係を概念的に示すものである。

なお、このフレームメモリFに格納された各表示素子についてのデータは、例えばラスタスキャンによって表示素子ごとに順次読出されて、このフレームメモリ上の記憶位置に対応して配置された表示素子に供給されて表示を行うものであるから、入力した画素データがフレームメモリに格納されるまでの動作について説明する。

第7図の4つの画素データ“1”～“4”は、図の中央に示したマトリックス面上に図示の便宜上白黒2値のパターンとして例示したような、それぞれの入力画素データに対応して予め設定されたパターンを有する例えば $8 \times 8 = 64$ 画素からなる母マトリックス①～④として展開される。

これらの母マトリックスはそれぞれ $4 \times 4 = 16$ 画素からなる4つのサブマトリックス S_{11} , S_{12} , S_{21} , S_{22} に分割されるものであり、より詳細に言えば、画素データ“1”はサブマトリックス① S_{11} , ① S_{12} , ① S_{21} , ① S_{22} からなる母マトリックス①に、画素データ“2”はサブマトリ

ックス② S_{11} , ② S_{12} , ② S_{21} , ② S_{22} からなる母マトリックス②に、画素データ③はサブマトリックス③ S_{11} , ③ S_{12} , ③ S_{21} , ③ S_{22} からなる母マトリックス③に、画素データ④はサブマトリックス④ S_{11} , ④ S_{12} , ④ S_{21} , ④ S_{22} からなる母マトリックス④にそれぞれ展開される。

この母マトリックスから選択されたサブマトリックスのパターンが図の右方に示したようにフレームメモリに格納されるが、この選択の方法は、母マトリックス①についてはその左上部分に相当するサブマトリックス① S_{11} 、母マトリックス②についてはその右上部分に相当するサブマトリックス② S_{12} 、母マトリックス③についてはその左下部分に相当するサブマトリックス③ S_{21} 、母マトリックス④についてはその右下部分に相当するサブマトリックス④ S_{22} のパターンを選択するものであり、これらの選択されたサブマトリックスを図示のようにフレームメモリに書込む。

すなわち、第1行の入力データについては、奇数番目の列に属するデータによって指定された母

マトリックスについては左上のサブマトリックス S_{11} のパターンを、また、偶数番目の列に属するデータによって指定された母マトリックスについては右上のサブマトリックス S_{12} のパターンをそれぞれフレームメモリに格納するものであり、一般的に言えば、奇数番目の行の入力データについてはこれと同様に上側の2つのサブマトリックスパターンを交互にフレームメモリに格納する。

このようにして第1行に属する画素データの入力終了して第2行第1列の画素データ“3”が入力されると、これら偶数行の画素データによっては指定された母マトリックスの下段のサブマトリックスが選択されるので、③ S_{21} として示した領域に相当するサブマトリックスの輝度パターンがフレームメモリの上記第1行第1列の画素データによって格納された 3×3 表示素子分の輝度パターンの下方に格納される。

続いて第2行第2列の画素データが入力されると、この第2列、一般的に言えば偶数番目の列に属する画素データによって指定された母マトリッ

クスからは S_{22} として示した領域に相当する右下の 4×4 表示素子のサブマトリックスパターンが選択されて、フレームメモリの上記第2行第1列の画素データによって書込まれた領域の右側に格納される。

このような母マトリックスからのサブマトリックスの選択を一般的に言えば、奇数番目の行の画素データについては、奇数番目の列の画素データでは母マトリックスの左上のサブマトリックス S_{11} を、偶数番目の列の画素データでは母マトリックスの右上のサブマトリックス S_{12} をそれぞれフレームメモリに書込むものであり、また、偶数番目の行の画素データについては、奇数番目の列の画素データでは母マトリックスの左下のサブマトリックス S_{21} を、偶数番目の列の画素データでは母マトリックスの右下のサブマトリックス S_{22} をそれぞれフレームメモリに書込むものであり、図のフレームメモリ上には、書込まれるサブマトリックスの領域に対応して格納されるサブマトリックスの位置を示す符号を記入してある。

このフレームメモリ上のパターンには、図示したように、上記のサブマトリックス① S_{11} , ② S_{12} , ③ S_{21} および④ S_{22} から合成された輝度パターンが格納され、この輝度パターンは例えばラスタースキャンによって読出されて表示画面上に画像として表示される。

なお、1つの画素データがフレームメモリ上では 4×4 の表示素子として格納されており、4つの画素データを1つの単位として生成された 16×16 画素に相当する輝度パターンが配列されて表示画像(パターン)が得られることは以上の説明から明かであろう。

図示のような母マトリックスのパターンを用いた処理によれば、母マトリックスの大きさに相当する網目によって作成された網点写真と同様な表示素子の輝度分布によって、多くの階調からなる画像が得られる。

この第7図の例では、母マトリックスが 8×8 画素、サブマトリックスが 4×4 画素であって1つの母マトリックス内にサブマトリックスが丁度

4個入るが、このように1つの母マトリックス内にサブマトリックスが整数個入らない 4×4 の母マトリックスから分割された 3×3 のサブマトリックスによってフレームメモリへの書込み、すなわち表示を行う場合の実施例を第8図(a)、(b)に示してある。

なお、この第8図(a)は1つの画素データに対応して第7図におけるマトリックス平面に相当するマトリックス平面に展開される母マトリックスを示すもので、このパターンには図示の便宜上白黒2値のパターンを例示してあり、①～⑬は画素データの入力順序、 $\langle 1 \rangle \sim \langle 16 \rangle$ は母マトリックスのパターンを指定する画素データの符号であり、これら母マトリックスパターンの各画素位置に記した2桁の数字はこれら母マトリックスパターン中の各画素の位置を示す符号であって、第1桁が母マトリックスにおける行、第2桁が同じく列を示している。

第8図(b)は同図(a)の母マトリックスから切り出した 3×3 のサブマトリックスによって、フレー

ムメモリ上に形成される出力パターンを示す。

なお、實際上、各画素のデータは白黒2値ではなく、対応する表示画素の輝度を示す値を有するものであることはいうまでもない。

そして、この輝度パターンの各画素位置に記した○を付した数字は同図(a)のそれぞれの母マトリックスに付した丸数字に対応するものであり、また次段に示した2桁の数字は同図(a)における母マトリックスパターン中の各画素の位置を示す符号であって、第1桁が母マトリックスにおける行、第2桁が同じく列を示している。

3×3 画素のサブマトリックスが同図(a)に示した 4×4 画素の母マトリックスから切り出されてフレームメモリ上の点線で囲った領域内に書込まれるのであるが、このフレームメモリ上の太線で区切られた 4×4 画素の領域はそれぞれ母マトリックスの大きさに相当しており、この母マトリックスに相当する 4×4 画素の領域を正しい画素配置を保ちながら 3×3 のサブマトリックスで埋めるために、母マトリックスから切出されたサブマト

リックス内の画素配置を変更してフレームメモリに格納する。

すなわち、グランドマトリックスに相当するフレームメモリの一番上の行に相当する縦3画素、横12画素の領域には、①～④の4つの母マトリックスから切出されたそれぞれ 3×3 画素のサブマトリックスの画素の輝度値が格納されるが、これらのサブマトリックスは母マトリックスの上側の3行に相当する画素11～14、21～24、31～34の輝度値のみが使用される。

そして、②の母マトリックスから切出されたサブマトリックスについては、母マトリックスに相当する領域内の画素配置を保つために、第4列の画素②14、24、34の輝度値をフレームメモリ上の上記母マトリックス①から切出されたサブマトリックスの次の列として配置し、次に第1列の画素②11、21、31および第2列の画素②12、22、32の輝度値をそれぞれ格納する。

次の母マトリックス③については、第2番目の母マトリックスに相当するフレームメモリの領域

内に母マトリックス②内の画素値が書込まれていない領域が第3列および第4列の2列分空いているので、この母マトリックス③の第3列および第4列の画素③13、14、23、24、33、34の画素の輝度値をこの空いている部分に格納し、残る1行分の画素の輝度値は第3番目の母マトリックスに相当するフレームメモリの領域内に格納するが、この格納する位置は第3番目の母マトリックスに相当する領域の第1列であるから、この領域内の画素配置を保つために、母マトリックス③の第1列の3つの画素③11、21、31の輝度値を格納する。

次の母マトリックス④については、フレームメモリの上記第3の母マトリックスに相当する領域の第2列～第4列が空いているので、この母マトリックス④の第2列～第4列の第1行～第3行の 3×3 の9画素についての輝度値を格納する。

実際の画面表示を行う場合には、次々の画素データによる 3×3 のサブマトリックス4つを単位として上記同様に順次右方向に各表示素子に対応する輝度値としてフレームメモリに格納されるも

のであるが、この説明では5番目～8番目の画素データによる母マトリックス⑤～⑧はフレームメモリの第4行～第6行の表示を行うものとしてある。

上記の母マトリックス①～④からのサブマトリックスによっては、グランドマトリックスの上側3行に相当する位置のみ輝度値が格納されており、一番上の列の母マトリックスに相当する領域の最下位の行が空いている状態にある。

そこで、この領域内の画素配置を保つために、母マトリックス⑤の最下行に相当する画素⑤41～⑤43の輝度値を上記領域の最下位の行すなわち第4行に書き込み、母マトリックス⑥～⑧においても同様に処理する。

そして、母マトリックス⑤～⑧から切出される3×3のサブマトリックスの残りの2行分は母マトリックス①～④の上2行と同様の配列で第2番目の母マトリックス行に相当するグランドマトリックスの第5行目、第6行目に書込まれる。

第9図は例えばステールビデオカメラなどのビ

デオカメラからのカラー画素データを液晶表示装置によってカラー画像として表示するための実施例を示すものである。

ビデオカメラ1からの輝度信号Y₁はA/D変換器2₁によって6ビットの輝度データY₁に変換され、また、色差信号R-Y₁、B-Y₁はA/D変換器2₂、2₃によってそれぞれ4ビットの第1色差データC₁、C₂に変換されて、それぞれのバッファ3₁、3₂、3₃に一旦ストアされる。

バッファ3₁から読出した6ビットの輝度データY₁の最下位ビットを含む複数ビットに基づいてテーブル4中から母マトリックスパターンを選択し、また、最上位ビットを含む複数ビットによって輝度レベルを設定する。

パターンジェネレータ5は、上記テーブル4から読出された母マトリックスについて例えば第7図、第8図などについて説明したようなサブマトリックスの選択を行い、輝度パターンを輝度フレームメモリ6₁上に展開する。

一方、バッファ3₂、3₃から読出された第1、

第2の色差データC₁、C₂は第1色差フレームメモリ6₂、および第2色差フレームメモリ6₃上に第1、第2の色差パターンとしてそれぞれ展開されるが、第10図(a)に示すように、輝度パターンが1つの入力画素データに対して1つの表示素子に対応させるのに対し、色差データC₁、C₂は第10図(b)、(c)に示すように、2×2の4つの表示素子に対して同一の値をとるようにすることができる。

すなわち、人間の視覚の色に対する階調の認識度および解像度は低いため、上述のように色差データとしては16階調の指定が可能な4ビットのみを割当て、また4つの表示素子についての色差データを同一のものとしている。

これらフレームメモリ6₁、6₂、6₃に格納されている輝度パターンおよび色差パターンは画素位置を同期させながら例えばラスタースキャンによって読出し、それぞれD/A変換器7₁、7₂、7₃によってアナログ信号(Y)、(R-Y)、(B-Y)に変換した後、ドライバー8に供給して液晶表示

装置9によって画像を表示させる。

なお、入力した画素データを用いて先に第1表～第5表に示したような演算を行うことによって輝度パターンを得る場合には、上記テーブル4を参照するのに代えて上記の演算処理を行うように構成すればよい。

〔効果〕

本発明によれば、階調表示能力の低い液晶表示装置などを用いても、これら表示装置自体が有する階調表示能力を超える多くの階調による表示が可能になり、大型且つ高価な陰極線管表示装置に代えてこの液晶表示装置などを用いてテレビジョン画像あるいはグラフィック画像などを高い品質で再生することができるという格別の効果を達成することができる。

4. 図面の簡単な説明

第1図ないし第6図は本発明による輝度パターンを示す図、

第7図は母マトリックスを分割して得られるサブマトリックスの輝度パターンによって表示を行うようにした実施例の概念図、

第8図は第7図の実施例を変形した実施例を説明するための図、

第9図は本発明を適用してカラー画像を再生するようにした実施例を示すブロック図、

第10図は第9図の実施例におけるフレームメモリのデータ格納状態を示す図、

第11図は2値の表示のみが可能な表示素子を用いた従来の表示方式を示す図である。

特許出願人 株式会社 リ コ ー

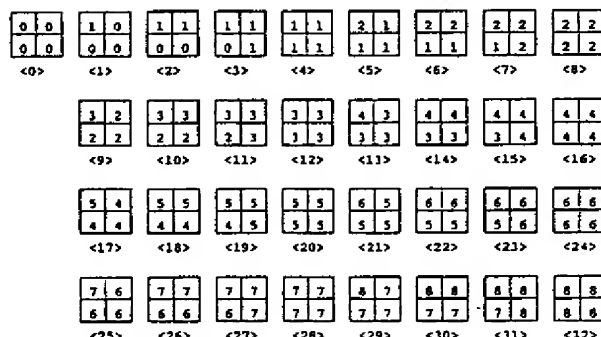
代理人 瀧 野 秀 雄

同 中 内 康 雄



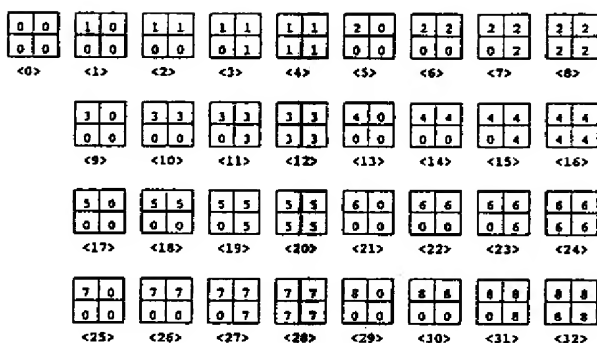
輝度パターンの実施例

第 1 図



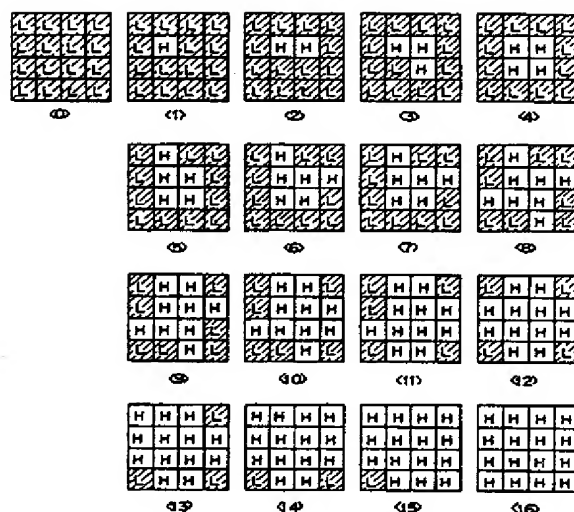
輝度パターンの実施例

第 2 図



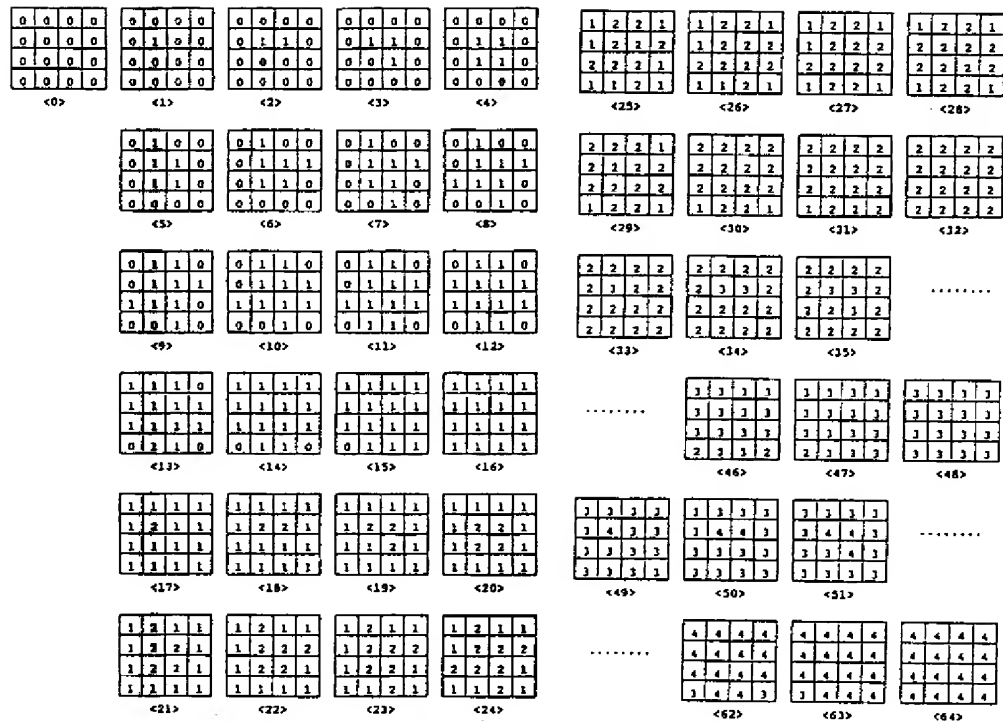
輝度パターンの実施例

第 3 図



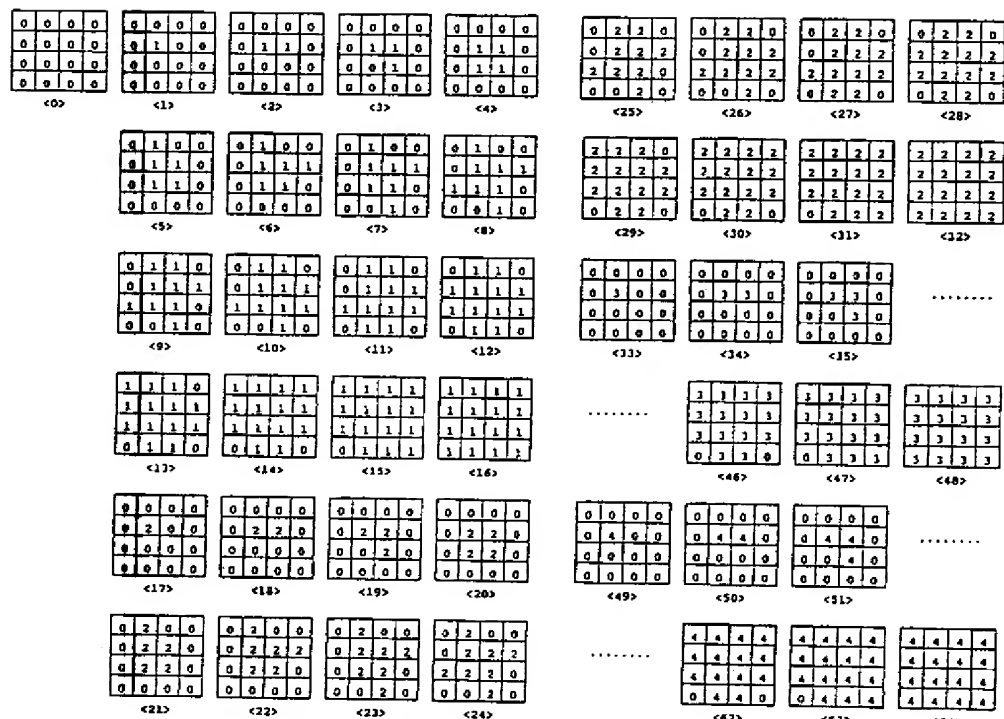
輝度パターンの実施例

第 4 図



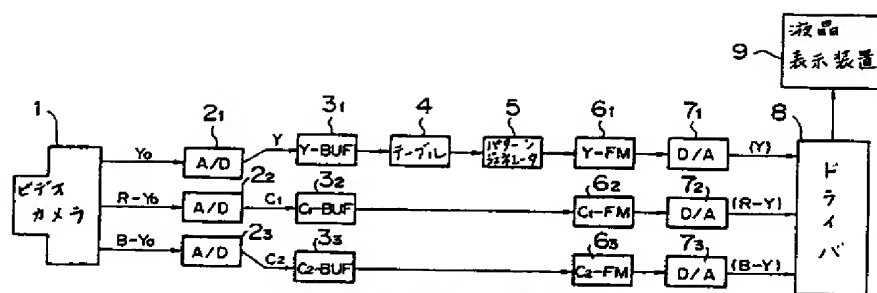
輝度パターンの実施例

第 5 図



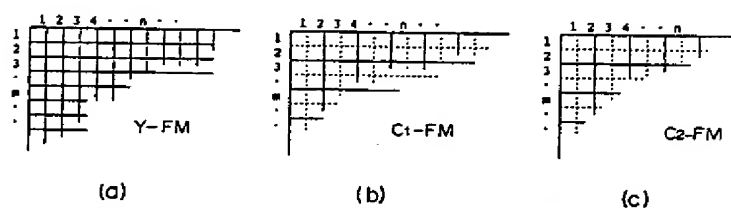
輝度パターンの実施例

第 6 図



カラー画像再生装置の実施例

第9図



フレームメモリのデータ格納状態

第10図